

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-54002

⑤ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)3月8日

H 03 B 19/14
H 04 L 27/20

6707-5J
Z-8226-5K

審査請求 有 発明の数 1 (全7頁)

⑭ 発明の名称 FET周波数通倍器を内蔵するマイクロ波バースト信号発生装置

⑮ 特 願 昭61-198463

⑯ 出 願 昭61(1986)8月25日

⑰ 発 明 者 海 野 勇 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑱ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑲ 代 理 人 弁理士 井 柝 貞一

明細書

1. 発明の名称

FET 周波数通倍器を内蔵するマイクロ波バースト信号発生装置

2. 特許請求の範囲

(1)、原発振器(1)と、該原発振器(1)の出力の基本波から高調波を発生する電界効果トランジスタを通倍素子としたFET高調波発生器(31)に該FET高調波発生器(31)の高調波発生動作を断続する断続手段(32)を付したFET高調波発生/断続手段(3)と、該FET高調波発生/断続手段(3)の出力から希望高調波を抽出すると同時に基本波を抑止する高調波抽出/抑止手段(4)とを具えたFET周波数通倍器を内蔵するマイクロ波バースト信号発生装置。

(2)、前記断続手段(32)は、制御信号(5)により前記FET高調波発生器(31)の通倍素子FETのドレインに付与する直流電圧を断続すること

によって構成されることを特徴とする特許請求範囲第1項記載のFET周波数通倍器を内蔵するマイクロ波バースト信号発生装置。

(3)、前記高調波抽出/抑止手段(4)は分布定数平面回路で構成される高調波抽出回路(41)と、該高調波抽出回路(41)の金属筐体を持たせた基本波抑止構造(42)によって構成されることを特徴とする特許請求範囲第1項記載のFET周波数通倍器を内蔵するマイクロ波バースト信号発生装置。

3. 発明の詳細な説明

(概要)

FETを用いて基本波入力から高調波を発生し希望高調波を抽出するFET周波数通倍器を内蔵するマイクロ波バースト信号発生装置の改良に関するもので、バースト信号を得るのに、ソース接地のFETのドレインに付与する直流電圧を制御信号により断続しFETの高調波発生動作そのものを断続

することによって実現し、また、FET 高調波発生器の出力に現れる希望高調波を抽出すると同時に不要基本波を抑止するのに、希望高調波の抽出回路に使用する分布定数平面回路の金属筐体の方形導波管構造のカットオフ特性を利用し、その横幅寸法を該高調波発生器の基本波入力の実効波長 λ_g の $1/2$ 以下に選定することによって基本波の入力を抑止する構造を実現し、装置構成を簡略化したもの。

(産業上の利用分野)

本発明は、電界効果トランジスタFET を通信素子として基本波入力から高調波を発生させ、発生させた高調波出力から希望高調波のマイクロ波を抽出するFET 周波数通倍器を内蔵し、該FET 周波数通倍器の出力の希望高調波の連続信号を外部から与えられる制御信号により断続してバースト信号に変換するマイクロ波バースト信号発生装置の改良に関するものである。

ここで、マイクロ波とは雄ミリ波、ミリ波を含

んだものを意味し、このマイクロ波バースト信号発生装置は、マイクロ波帯におけるPSK 変調など各種変調のTDMA無線通信などに用いられる。

FET 周波数通倍器を内蔵するマイクロ波バースト信号発生装置としては、抽出した希望高調波の連続信号をバースト信号に変換するためのマイクロ波信号の断続回路の簡素化と、FET 高調波発生器の出力側に現れて不要輻射波となる基本波成分を抑止する回路の簡素化が望まれている。

(従来の技術)

従来のFET 周波数通倍器を内蔵するマイクロ波バースト信号発生装置の例として、PSK 変調のTDMA用マイクロ波バースト信号発生装置の一例を第7図に示す。

同図において、1 は基本波信号を発生する原発振器、2 は基本波信号にインピーダンス整合を与える基本波回路、31A は基本波を非線形増幅して高調波を発生させるFET 高調波発生器、41A は発生した高調波から希望高調波を抽出する高調波抽

出回路、32A は抽出された高調波電力を断続するマイクロ波のダイオードスイッチ、42A は不要基本波を抑止する^{基本}不要波抑止フィルタ、5 はダイオードスイッチ32A を駆動してバースト信号を得るための外部から与えられる制御信号、6 はマイクロ波の電力増幅器、7 はPSK 変調信号のバッファ増幅器、8 は制御信号のバッファ増幅器である。

原発振器 1 で発振した発振信号は、同じ原発振器 1 において、バッファ増幅器 7 を介して増幅されたPSK 変調信号によりPSK 変調される。

このPSK 変調された原発振器1 の出力は、基本波回路 2 においてインピーダンス整合がとられ基本波電力 P_f となる。

この基本波電力 P_f は電界効果トランジスタFET を通信素子としたFET 高調波発生器31A に入力され非線形増幅されて高調波を発生する。

FET 高調波発生器31A において発生した高調波は、その出力段の高調波抽出回路41A において、希望の次数 N の高調波 P_{Nf} が抽出され、基本波入力 P_f の周波数 f は希望高調波信号 P_{Nf} の周波数 Nf

に周波数通倍される。

周波数通倍されて得た希望高調波出力 P_{Nf} は通信出力と呼ばれ、一般に高周波(10GHz ~ 50GHz)で高電力(0.5 ~ 数ワット)のマイクロ波信号である。

通倍出力 P_{Nf} のマイクロ波信号はダイオードスイッチ32A に加えられ、外部から与えられるTDMA用の制御信号5により、ダイオード素子の高減衰状態と低減衰状態が切替えられてマイクロ波が断続されバースト信号 P_{Nf} が得られる。

このダイオードスイッチ32A から出力されるマイクロ波バースト信号 P_{Nf} は、基本波抑止フィルタ42A に入力され不要基本波成分が抑止される。

不要基本波抑止フィルタ42A によって不要基本波成分を抑止された希望高調波 P_{Nf} は、マイクロ波電力増幅器6 において増幅され装置出力 P_{out} として出力される。

(発明が解決しようとする問題点)

第7図に示した従来のFET 周波数通倍器を内蔵

するマイクロ波バースト信号発生装置は、上述のごとく動作し実用されているが、高調波抽出回路41Aの出力の高周波大電力の過倍出力PNfを断続してバースト信号を得るのに、高価なマイクロ波ダイオードスイッチ32Aが使われて^なまり、また、高調波抽出回路41Aから出力される不要基本波Pfを抑止して希望高調波のマイクロ波信号PNfのみを通過させるのに、高価な基本波抑止フィルタ42Aを必要としてマイクロ波バースト発生装置がコスト高になるという問題点がある。

(問題点を解決するための手段)

上記のダイオードスイッチ32Aと基本波抑止フィルタ42Aが装置をコスト高にするという従来のマイクロ波バースト信号発生装置の問題点は、第1図に示すごとく、従来のダイオードスイッチ32Aの高周波大電力信号の断続機能を本発明のFET高調波発生/断続手段3によって実現し、従来の基本波抑止フィルタ42Aの不要基本波抑止機能を本発明の高調波抽出/抑止手段4で実現すること

えられる制御信号5により断続する回路であって、FET高調波発生器31の高調波発生動作そのものを、制御信号5により、起動/停止する。

高調波抽出/抑止手段4は、希望高調波PNfを抽出する分布定数平面回路の高調波抽出回路41と、その高調波抽出回路41の金属筐体に付与する方形導波管としての基本波抑止構造42で構成されるので、すなわち、高調波抽出回路41の平面回路の筐体の横幅寸法が入力基本波Pfの実効波長 λ_g の $1/2$ 以下の寸法に選定されて基本波の入力が抑止される構造になっているので、希望高調波PNfは抽出されて出力されるが、不要基本波Pfは筐体入口で特性的にカットオフされ出力されない。

以上説明したごとく、本発明の構成により、従来装置のFET高調波発生器31Aとマイクロ波ダイオードスイッチ回路32Aの機能は、本発明のFET高調波発生器31とドレイン電圧断続回路32とが一体となったFET高調波発生/断続手段3によって実現される。

また、従来装置の高調波抽出回路41Aと基本波

によって解決される。

さらに詳しく述べれば、FET高調波発生/断続手段3をソース接地で動作するFET高調波発生器31に、その過倍素子FETのドレインに付与する正規動作の規定直流電圧VDを制御信号により付与/切断するドレイン電圧断続回路32を付加して構成する。

また、高調波抽出/抑止手段4を分布定数平面回路で構成される高調波抽出回路41とその高調波抽出回路41の金属筐体に方形導波管を構成させ、その横幅寸法を基本波信号の入力を遮断するように選定して基本波抑止構造42を与えることによって解決される。

(作用)

FET高調波発生/断続手段3のFET高調波発生器31は、基本波回路2からの基本波入力Pfをソース接地の増幅回路で非線形増幅して高調波を発生する。ドレイン電圧断続回路32は、素子FETのドレインに付与する規定の直流電圧VDを外部から与

抑止フィルタ42Aの機能は、本発明の高調波抽出回路41と基本波抑止構造42が一体となった高調波抽出/抑止手段4によって実現されるので、本発明の装置の回路構成は大幅に簡略化され従来装置の問題点は解決される。

(実施例)

第2図は本発明の第1の実施例のFET周波数過倍器を内蔵するマイクロ波バースト信号発生装置の構成を示すブロック図である。

原発振器1、基本波回路2は従来例と同じである。基本波回路2で整合された基本波電力PfはFET高調波発生/断続手段3に入力される。

FET高調波発生/断続手段3はFET高調波発生器31とドレイン電圧断続回路32とが一体化されており、第3図にその詳細回路の一例が示される。

FET高調波発生器31は過倍素子FETのソースSが接地され、ゲートGに基本波Pfが入力され、ドレインDに高調波を発生する。

FET高調波発生器31はFETのドレインDに規定

の直流電圧VDが付与(オン)されたとき正規の非直線増幅動作を行い高調波を発生する。そして、規定の直流電圧VDの付与が断たれ(オフ)たときその動作を止め高調波発生を停止する。

ドレイン電圧断続回路32はこの規定の直流電圧VDのオン/オフを制御信号5により行うもので、図に示すごとく、トランジスタTrのコレクタ直流電流Icをベースbに入力される制御信号5により断続する簡単な直流スイッチ回路である。

制御信号5は、たとえばTDMA用制御信号でバッファ増幅器8を介して外部から与えられる。

FET高調波発生/断続手段3の出力は、次段の高調波抽出/抑止手段4に入力される。

高調波抽出/抑止手段4の高調波抽出回路41は分布定数平面回路の例えばストリップラインで構成されており、そのストリップライン構造の高調波抽出回路41の金属筐体に方形導波管構造を形成させ、その筐体構造に基本波入力のカットオフする基本波抑止機能を与える。第5図にその構成の一例を説明する状態図を示す。

第5図に示した高調波抽出回路41は、例えばアルミナセラミックなどの誘電体基板の表面にストリップ導体を、裏面に接地導体を形成したストリップライン構成の帯域通過フィルタである。

そのストリップライン構成の高調波抽出回路41の回路筐体は、筐体の側面導体、上面導体およびストリップライン回路裏面の接地導体で方形導波管構造を形成し、その方形導波管のカットオフ周波数を定める筐体横幅WBが、基本波入力Pfの前記ストリップライン回路における実効波長 λ_g の1/2以下に選定されている。

そして、ストリップライン構成の高調波抽出回路41とFET高調波発生/断続手段3のFET素子との接続は、FETのソースSを誘電体基板の裏面の接地導体に接続し、FETのドレインDを表面のストリップ導体に接続している。

本実施例の高調波抽出/抑止手段4は、上述の説明のごとく、高調波抽出回路41と基本波抑止構造42が一体となって、FET高調波発生/断続手段3の出力から希望高調波PNfを抽出すると同時に

不要基本波Pfを抑止出来るので、装置の回路構成が簡略化される。

第4図は、本実施例のFET高調波発生/断続手段3と高調波抽出/抑止手段4の総合動作であるFET周波数逓倍器の動作を説明する特性図である。縦軸は高調波抽出/抑止手段4の逓倍出力PNfとFET高調波発生/断続手段3の基本波入力Pfとの比をdB単位で表した逓倍利得であり、横軸は逓倍素子FETのドレインに付与される直流電圧をV単位で表したドレイン電圧である。

第4図の特性図は、このFET周波数逓倍器が、FET素子のドレインに規定の直流電圧VDが付与されるとき、その逓倍利得は約10dBで正規の周波数逓倍動作を行い、直流電圧VDの付与が切断されたとき、逓倍利得はマイナスとなり、約20dBの減衰器として動作することを示している。つまり、本発明のFET周波数逓倍器が逓倍出力PNfに対して実用的な出力断続回路を提供し、バースト信号発生装置として実用されることを示している。

第6図は本発明の第2の実施例のFET周波数逓

倍器を内蔵するマイクロ波バースト信号発生装置の構成を示すブロック図である。

基本波信号Pfを発生する原発振器1をPLL発振器で構成した例で、PLL発振器を用いたTDMA通信用のマイクロ波バースト信号発生装置の構成を示している。

PLL発振器1はVCO11、比較器PD12、基準発振器13、周波数スーパ14、低域フィルタLF15からなり、同期外れるとき誤差信号Ecを出力する。

この誤差信号Ecにより、FET高調波発生器31のドレイン電圧VDを切断する直流スイッチ32を駆動してFET高調波発生器31の高調波発生動作を自動的に停止する。

この第2の実施例は、TDMA用のマイクロ波の周波数を変更するときなどのPLL発振器の同期外れ状態のときに、不要なPLL発振器波が装置から発射されないように、装置出力を自動的にオフ状態に駆動することが本発明の回路構成により簡単に可能になることを示す。

(発明の効果)

以上説明したごとく、本発明によれば、FET 周波数逓倍器を内蔵したマイクロ波帯、ミリ波帯のバースト信号発生装置を簡単な回路で効率良く構成できるので、装置の小形化、低消費電力化に効果がある。

4. 図面の簡単な説明

第1図は本発明のFET 周波数逓倍器を内蔵するマイクロ波バースト信号発生装置の構成を示す原理ブロック図、

第2図は本発明の第1の実施例のFET 周波数逓倍器を内蔵するマイクロ波バースト信号発生装置の構成を示すブロック図、

第3図は本発明の第1の実施例のFET 周波数逓倍器の構成を示す回路図、

第4図は本発明の第1の実施例のFET 周波数逓倍器の動作を説明する特性図、

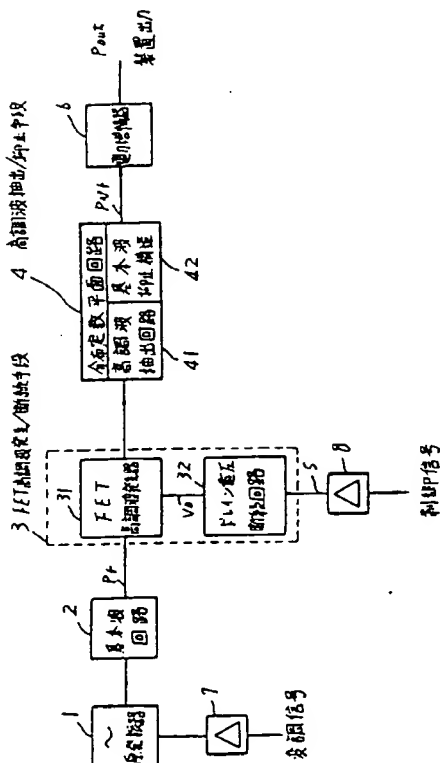
第5図は本発明の第1の実施例のFET 周波数逓倍器の構成を説明する状態図、

第6図は本発明の第2の実施例のFET 周波数逓倍器を内蔵するマイクロ波バースト信号発生装置の構成を示すブロック図、

第7図は従来例のFET 周波数逓倍器を内蔵するマイクロ波バースト信号発生装置の構成を示すブロック図である。

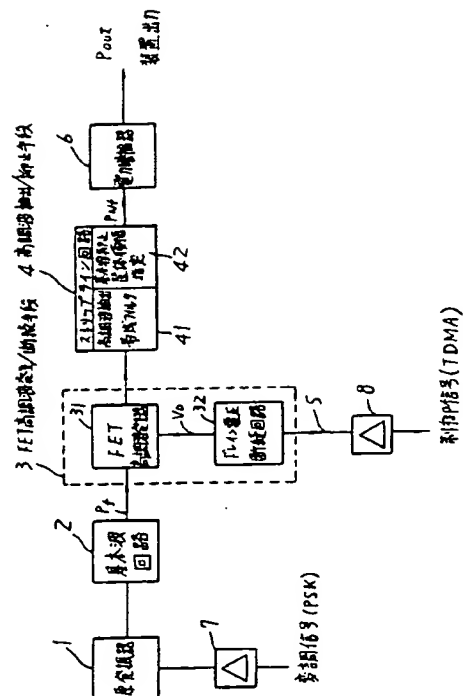
- 第1図、第2図、第3において、
 1 は原発振器、2 は基本波回路、
 3 はFET 高調波発生／断続手段、
 31 はFET 高調波発生器、
 32 はドレイン電圧断続回路、
 4 は高調波抽出／抑止手段、
 41 は高調波抽出回路、
 42 は基本波抑止構造、
 5 は制御信号、6 は電力増幅器、
 7、8 はバッファ増幅器である。

代理人 弁理士 井桁貞一



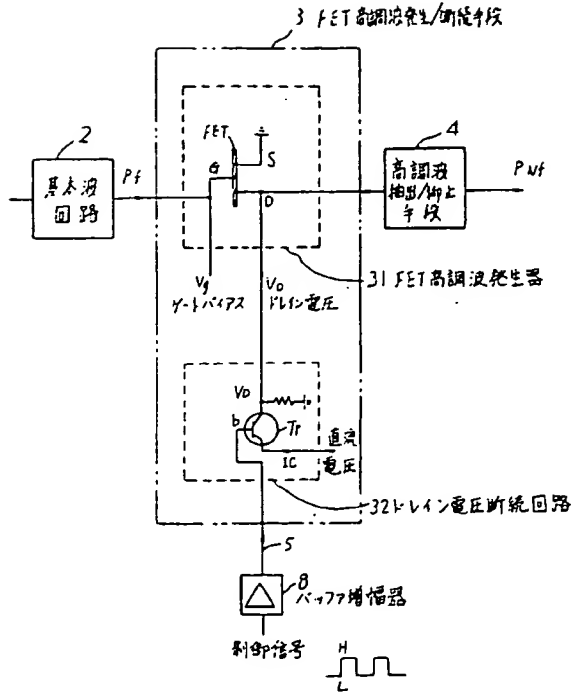
本発明のFET周波数逓倍器を内蔵するマイクロ波バースト信号発生装置の構成を示す原理ブロック図

第1図



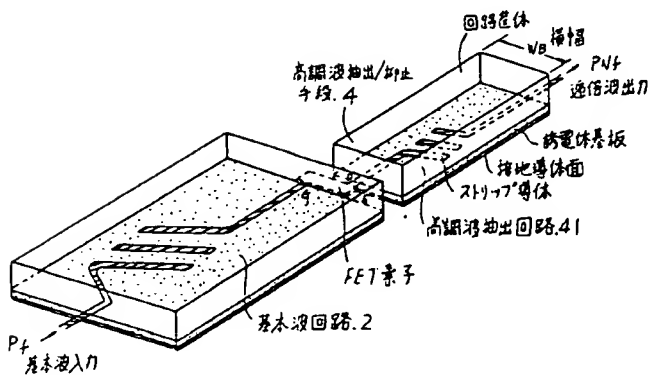
本発明の第1の実施例のFET周波数逓倍器を内蔵するマイクロ波バースト信号発生装置の構成を示すブロック図

第2図



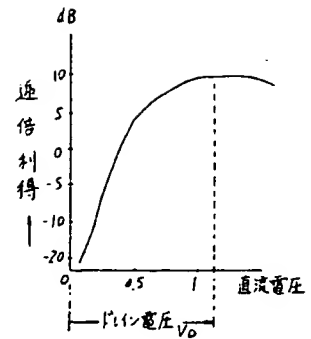
本発明の第1の実施例のFET周波数逓倍器の構成を示す回路図

第3図



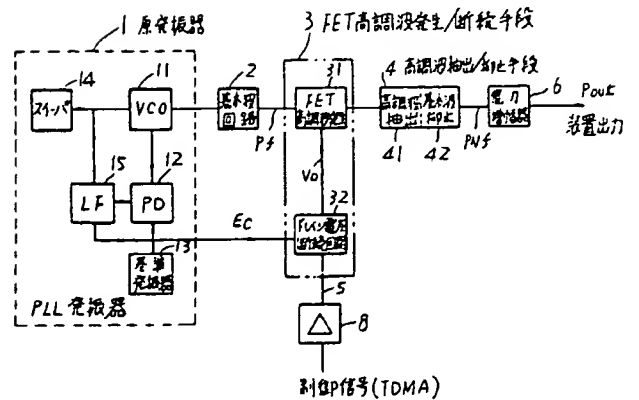
本発明の第1の実施例のFET周波数逓倍器の構成を説明する状態図

第5図



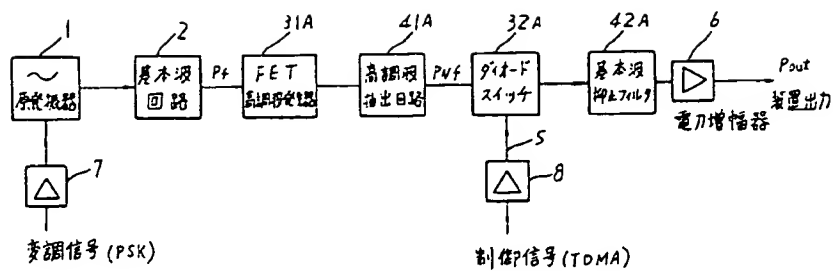
本発明の第1の実施例のFET周波数逓倍器の動作を説明する特性図

第4図



本発明の第2の実施例のFET周波数逓倍器を内蔵するマイクロ波バースト信号発生装置の構成を示すブロック図

第6図



従来例の FET 周波数変換器を内蔵するマイクロ波バースト信号発生装置の構成を示すブロック図

第 7 図